

Patent Abstracts of Japan

PUBLICATION NUMBER : 06014454
PUBLICATION DATE : 21-01-94

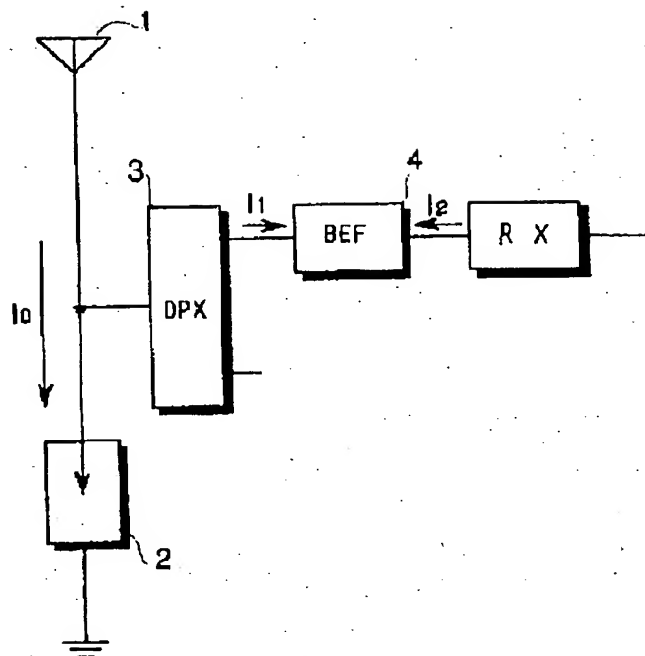
APPLICATION DATE : 19-06-92
APPLICATION NUMBER : 04161134

APPLICANT : NIPPON TELEGR & TELEPH CORP
<NTT>;

INVENTOR : MIYAZAKI SHINICHI;

INT.CL. : H02H 9/04 H04B 1/18, H04B 7/26 //
H01P 1/20

TITLE : FILTER DEVICE



ABSTRACT : PURPOSE: To greatly increase the resistance against lightning in a filter device using an active resonator.

CONSTITUTION: A lightning arrester 2 for leading a lightning current to the ground is provided at the input side of a filter device 4 to be protected from lightning, and a surge absorbing circuit capable of absorbing a lightning surge to an active element is provided near the active element located inside the filter device 4. By doing this, if an antenna 1 receives a lightning shock, the lightning impulse current I_0 flows to the ground through the lightning arrester 2. The residual component which could not be absorbed by the lightning arrester 2 enters to the filter 4 as a lightning surge, but the lightning surge is absorbed by the surge absorbing circuit. By doing this, the active element can be protected.

COPYRIGHT: (C)1994,JPO&Japio

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-14454

(43) 公開日 平成6年(1994)1月21日

(51) Int.Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 2 H 9/04

A 9059-5G

H 0 4 B 1/18

G 9298-5K

7/26

V 9297-5K

// H 0 1 P 1/20

Z

審査請求 未請求 請求項の数11(全 9 頁)

(21) 出願番号

特願平4-161134

(22) 出願日

平成4年(1992)6月19日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

(72) 発明者 野島 俊雄

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(72) 発明者 垂澤 芳明

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(74) 代理人 弁理士 小森 久夫

最終頁に続く

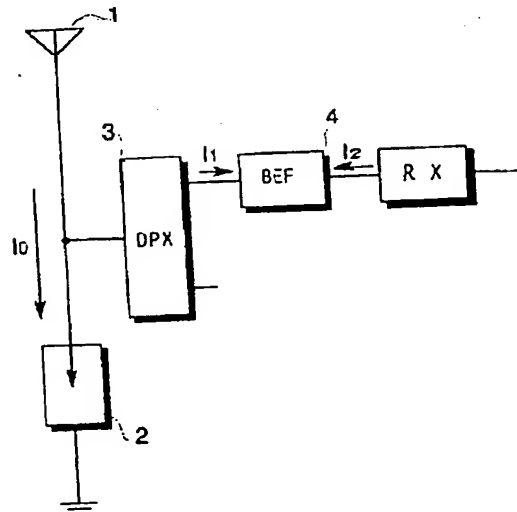
(54) 【発明の名称】 フィルタ装置

(57) 【要約】

【目的】 アクティブ共振器を用いたフィルタ装置において、雷に対する耐性を飛躍的に高める。

【構成】 雷から保護すべきフィルタ装置4の入力側で、雷電流を大地へ導く避雷器2を設けるとともに、フィルタ装置4の内部に設けられている能動素子の近傍に、その能動素子に対する雷サージを吸収するサージ吸収回路を設ける。

【効果】 アンテナ1が直撃雷を受けると、雷インパルス電流 I_0 が避雷器2を通して大地へ流れる。避雷器2により吸収しきれなかった残留成分は雷サージとしてフィルタ装置4へ侵入するが、前記サージ吸収回路により雷サージが吸収される。これにより能動素子が保護される。



BEST AVAILABLE COPY

1

【特許請求の範囲】

【請求項1】受動型共振器に能動素子を結合させてなるアクティブ共振器を用いたフィルタ装置において、入力側および／または出力側に、雷電流を大地へ導く避雷器を設けるとともに、能動素子の近傍に、その能動素子に対する雷サージを吸収するサージ吸収回路を接続したことを特徴とするフィルタ装置。

【請求項2】順方向のサージ電流および逆方向のサージ電流をバイパスさせる電圧非直線性素子を前記サージ吸収回路として用いた請求項1記載のフィルタ装置。

【請求項3】順方向のサージ電流をバイパスさせる電圧非直線性素子と、逆方向のサージ電流をバイパスさせる電圧非直線性素子とを並列に接続して前記サージ吸収回路を構成した請求項1記載のフィルタ装置。

【請求項4】順方向のサージ電流をバイパスさせる電圧非直線性素子と、逆方向のサージ電流をバイパスさせる電圧非直線性素子とを直列に接続して前記サージ吸収回路を構成した請求項1記載のフィルタ装置。

【請求項5】順方向のサージ電流をバイパスさせるダイオードと、逆方向のサージ電流をバイパスさせるダイオードにより前記サージ吸収回路を構成した請求項1記載のフィルタ装置。

【請求項6】バリスタとダイオードにより順方向のサージ電流および逆方向のサージ電流をバイパスさせるサージ吸収回路を構成した請求項1記載のフィルタ装置。

【請求項7】前記電圧非直線性素子として対称特性を有するバリスタを用いた請求項2記載のフィルタ装置。

【請求項8】前記電圧非直線性素子としてツェナーダイオードを用いた請求項2記載のフィルタ装置。

【請求項9】前記電圧非直線性素子としてバリスタを用いた請求項3記載のフィルタ装置。

【請求項10】前記電圧非直線性素子としてバリスタとツェナーダイオードを用いた請求項3記載のフィルタ装置。

【請求項11】前記電圧非直線性素子としてツェナーダイオードを用いた請求項4記載のフィルタ装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、通信システム等に用いられるフィルタ装置に関する。

【0002】

【従来の技術】近年、800MHz帯を用いた移動体通信システムにおいてセルラーシステムが広く使用されるようになった。このようなセルラーシステムにおいては、セル（無線ゾーン）ごとに一つの無線基地局が設けられ、各無線局には送受信機とアンテナとの間に複数チャンネル分の送信共用装置と受信フィルタが設けられている。

【0003】このような装置における受信フィルタとしては、一般に受信帯域の周波数のみ通過させる帯域通過

2

フィルタが用いられるが、たとえば異なる二つのセルラーシステムが運用され、その受信帯域の一部が接近している場合には、混信（他のセルラーシステムを用いる移動局からの受信信号による相互変調歪に起因するもの）の影響を防止するため、不要帯域の信号を除去する帯域阻止フィルタが要求される。

【0004】このような目的で使用する帯域阻止フィルタとしては、小型でかつ尖鋭度（Q）の高い誘電体共振器が適しているが、所定帯域において必要な減衰特性を備え、しかも阻止帯域に隣接する通過帯域で挿入損失の少ないフィルタを得るためには、共振器に帰還回路を接続したアクティブフィルタが有効である。

【0005】

【発明が解決しようとする課題】一般に、通信システムでは、システム全体がダウンしないようにするために、所謂サブシステムを設けることが考えられる。すなわち、通信システムを構成する各要素を多重化し、ある1つの系統が故障した場合でも、他の系統によって通信システムとしての機能を維持させるものである。例えば前記フィルタを多重化すれば、フィルタ部分の信頼性を高めることはできる。しかしながら、多重化した分だけコストが高まり、設置スペースが大きくなるため、限られたスペースで多重化することは困難である。ところが、幸いにもアクティブ共振器は、パッシブ共振器に対して、能動素子を用いた帰還回路を結合させたものであり、仮にアクティブフィルタが故障したとしても、誘電体共振器自体が故障するのは極めて稀であるため、パッシブ共振器としての機能は残り、通信システムとしての機能は果たされる。このようにアクティブ共振器をアクティブフィルタとして通信システムに用いる場合、サブシステムを設けなくともシステムダウンが生じることがないという優れた特性を備えることになる。

【0006】アクティブフィルタの故障は殆どの場合、帰還回路、特に内部の能動素子の故障に起因する。能動素子は各端子間の印加電圧および電流の最大定格が定められていて、帰還回路として正常に動作している状態では定格内で作動するが、アクティブフィルタを設けた設備や装置が落雷を受ければ、アクティブフィルタに異常過電圧が印加される。落雷時に流れる雷電流はインパルス性であり、その成分は高周波帯域におよび、アクティブフィルタ内の能動素子にまで高周波の過電圧（以下「雷サージ」という。）が印加されるため、前記能動素子が破壊される場合があった。

【0007】また、アクティブフィルタ内において信号伝送線に雷サージが重畳されると、サージノイズによって帰還回路内の増幅回路の増幅率が低下し、フィルタ特性が低下する。また、雷サージの周波数成分が使用帯域内にノイズとして混入することになる。

【0008】したがって、サブシステムの不要なアクティブフィルタといえども、雷サージに対する耐性を高め

ることは、通信システムの信頼性を高める上で重要な技術的課題である。

【0009】この発明の目的は、雷サージによる前記種々の悪影響を防止したフィルタ装置を提供することにある。

【0010】

【課題を解決するための手段】この発明の請求項1に係るフィルタ装置は、受動型共振器に能動素子を結合させてなるアクティブ共振器を用いたフィルタ装置において、入力側および/または出力側に、雷電流を大地へ導く避雷器を設けるとともに、能動素子の近傍に、その能動素子に対する雷サージを吸収するサージ吸収回路を接続したことを特徴とする。

【0011】請求項2に係るフィルタ装置は、請求項1記載のフィルタ装置において、順方向のサージ電流および逆方向のサージ電流をバイパスさせる電圧非直線性素子をサージ吸収回路として用いたことを特徴とする。

【0012】請求項3に係るフィルタ装置は、請求項1記載のフィルタ装置において、順方向のサージ電流をバイパスさせる電圧非直線性素子と、逆方向のサージ電流をバイパスさせる電圧非直線性素子とを並列に接続してサージ吸収回路を構成したことを特徴とする。

【0013】請求項4に係るフィルタ装置は、請求項1記載のフィルタ装置において、順方向のサージ電流をバイパスさせる電圧非直線性素子と、逆方向のサージ電流をバイパスさせる電圧非直線性素子とを直列に接続してサージ吸収回路を構成したことを特徴とする。

【0014】請求項5に係るフィルタ装置は、請求項1記載のフィルタ装置において、順方向のサージ電流をバイパスさせるダイオードと、逆方向のサージ電流をバイパスさせるダイオードにより前記サージ吸収回路を構成したことを特徴とする。

【0015】請求項6に係るフィルタ装置は、請求項1記載のフィルタ装置において、バリスタとダイオードにより順方向のサージ電流および逆方向のサージ電流をバイパスさせるサージ吸収回路を構成したことを特徴とする。

【0016】請求項7に係るフィルタ装置は、請求項2記載のフィルタ装置において、電圧非直線性素子として対称特性を有するバリスタを用いたことを特徴とする。

【0017】請求項8に係るフィルタ装置は、請求項2記載のフィルタ装置において、電圧非直線性素子としてツェナーダイオードを用いたことを特徴とする。

【0018】請求項9に係るフィルタ装置は、請求項3記載のフィルタ装置において、電圧非直線性素子としてバリスタを用いたことを特徴とする。

【0019】請求項10に係るフィルタ装置は、請求項3記載のフィルタ装置において、電圧非直線性素子としてバリスタとツェナーダイオードを用いたことを特徴とする。

【0020】請求項11に係るフィルタ装置は、請求項4記載のフィルタ装置において、電圧非直線性素子としてツェナーダイオードを用いたことを特徴とする。

【0021】

【作用】この発明の請求項1記載のフィルタ装置では、フィルタ装置自体は、受動型共振器に能動素子を結合させたアクティブ共振器からなる。このフィルタ装置の入力側および/または出力側には避雷器が設けられていて、能動素子の近傍に、その能動素子に対する雷サージを吸収するサージ吸収回路が接続されている。したがって、直撃雷や誘導雷によって、このフィルタ装置の入力側に過電圧が印加された時、入力側に設けられている避雷器が放電して、雷インパルス電流が大地へ吸収される。また、直撃雷または誘導雷による過電圧がフィルタ装置の出力側に印加された時、出力側の避雷器が放電して、雷インパルス電流が大地へ吸収される。このようにして雷による過電圧の内いわず直流成分の大部分が除去される。

【0022】そして、サージ吸収回路は、避雷器だけでは吸収しきれない雷サージを吸収する。これにより、能動素子に印加されるサージ電圧が十分抑制され、能動素子が保護される。

【0023】請求項2記載のフィルタ装置では、電圧非直線性素子がサージ吸収回路として用いられる。電圧非直線性素子は、電圧-電流非直線性すなわち非直線抵抗特性を有する素子であり、或る臨界電圧以下では高抵抗を示し、臨界電圧を超えると抵抗値が急激に低下する。したがって臨界電圧を超える成分は電圧非直線性素子を通して吸収され、前記臨界電圧を超える電圧が能動素子に印加されることはない。

【0024】請求項3記載のフィルタ装置では、サージ吸収回路として、順方向のサージ電流をバイパスさせる電圧非直線性素子と、逆方向のサージ電流をバイパスさせる電圧非直線性素子とが並列接続されている。電圧非直線性に極性のある場合、すなわち正の印加電圧に対して電圧非直線性を示し、負の電圧に対して高抵抗を示す素子であれば、これを逆並列接続することによって、雷サージのうち正電圧および負電圧がそれぞれ吸収され、能動素子が過電圧から保護される。

【0025】請求項4記載のフィルタ装置では、サージ吸収回路として、順方向のサージ電流をバイパスさせる電圧非直線性素子と、逆方向のサージ電流をバイパスさせる電圧非直線性素子とが直列接続されている。電圧非直線性素子が、順方向に電圧非直線性を示し、逆方向に対して低抵抗を示す素子である場合、二つの電圧非直線性素子を逆直列接続することによって、雷サージのうち正電圧と負電圧がそれぞれ吸収され、能動素子が過電圧から保護される。

【0026】請求項5記載のフィルタ装置では、或るダイオードは順方向のサージ電流をバイパスし、他のダイ

オードは逆方向のサージ電流をバイパスする。これによって雷サージの正負両成分が吸収される。

【0027】請求項6記載のフィルタ装置では、サージ吸収回路を構成するバリスタとダイオードにより、順方向のサージ電流および逆方向のサージ電流がバイパスされる。これにより能動素子が過電圧から保護される。

【0028】請求項7記載のフィルタ装置では、請求項2記載の電圧非直線性素子として対称特性を有するバリスタが用いられる。したがって雷サージの正負両成分が吸収される。

【0029】請求項8記載のフィルタ装置では、請求項2記載の電圧非直線性素子としてツェナーダイオードが用いられる。ツェナーダイオードはカソードを正、アノードを負としてツェナー電圧を超える電圧が印加された際導通し、また、カソードを負、アノードを正として順方向降下電圧を超える電圧が印加された際導通するため、雷サージの正負両電圧が吸収され、これにより能動素子が過電圧から保護される。

【0030】請求項9記載のフィルタ装置では、請求項3記載の電圧非直線性素子としてバリスタが用いられる。したがって非対称特性のバリスタであっても、逆並列接続することによって、雷サージの正負両成分が吸収される。

【0031】請求項10記載のフィルタ装置では、請求項3記載の電圧非直線性素子としてバリスタとツェナーダイオードが用いられる。バリスタの臨界電圧とツェナーダイオードのツェナー電圧の設定によって、雷サージの極性に応じたサージ吸収特性を設定することができる。

【0032】請求項11記載のフィルタ装置では、請求項4記載の電圧非直線性素子として、順方向のサージ電流をバイパスさせるツェナダイオードと、逆方向のサージ電流をバイパスさせるツェナダイオードにより構成される。これによりツェナー電圧を超える正負両電圧が吸収され、能動素子は雷サージによる過電圧から保護される。

【0033】

【実施例】この発明の第1の実施例に係るフィルタ装置の構成を図1～図5に基づいて説明する。

【0034】図1は無線基地局の部分構成を示すブロック図である。図1において2はアンテナ1に対する直撃雷から送受信器装置全体を保護する避雷器である。避雷器2としてはたとえば放電型の避雷器（アレスタ）を用いる。デュプレクサ3はアンテナ1を送受信に兼用する。帯域阻止フィルタ装置4は受信信号に含まれる不要帯域の信号成分を除去し、受信信号を受信装置5へ与える。このような構成において、アンテナ1が直撃雷を受けると、雷インパルス電流10が避雷器2を通過して大地へ流れる。避雷器2により吸収しきれなかった残留電圧は雷サージ電流11としてデュプレクサ3を通過して帯域

阻止フィルタ4の入力側へ導かれる。また、他の設備等に落雷が生じれば、信号ラインにその誘導（以下「誘導雷」という。）によって帯域阻止フィルタ装置4の出力側から雷サージ電流12が導かれる。

【0035】次に、図1に示した帯域阻止フィルタ装置4の構造を図2および図3に示す。

【0036】図2はケースの上部カバーを取り除いた状態での上面図、図3は左側面図である。

【0037】図2においてR1～R4はそれぞれシングルモードのTMモード誘電体フィルタユニット、F1～F4は帰還回路である。また、R5～R8はそれぞれデュアルモードのTMモード誘電体フィルタユニットであり、この4つのフィルタユニットによって8段のフィルタを構成し、全体で12段の帯域阻止フィルタ装置を構成している。この例では、フィルタユニットR1～R4は高域側を、フィルタユニットR5～R8は低域側をそれぞれ減衰させるために用い、利用周波数の隣接する高域側の境界をアクティブフィルタR1～R4で急峻に減衰させている。

【0038】これらの誘電体フィルタユニットはケース20内に設け、ケースの左側面には、図3に示すように、信号入力コネクタ23および信号出力コネクタ22を取り付けている。

【0039】前記帯域阻止フィルタ装置の等価回路図を図4に示す。図4においてR1・・・R4・・・R8はそれぞれタンク回路で表した共振器である。第1段から第4段までは、同図に示すように伝送線1を介して増幅回路A1・・・A4を接続して帰還回路F1・・・F4を構成している。

【0040】図4に示した増幅回路A1・・・A4はたとえばFETを用いた狭帯域増幅回路を構成する。その能動素子付近のサージ吸収回路を図5に示す。図5において40はNチャンネル接合型GaAs FET、41はバリスタである。この例ではソース接地増幅回路を構成し、ゲートソース間にバリスタ41を接続している。このバリスタ41は対称特性を有する。通常はゲート電位が接地電位に対し負となるが、入力側から正の過電圧が印加されて、その電圧がバリスタ41の臨界電圧を超えた時、バリスタ41が導通して雷サージを吸収する。また、入力側が負電位であっても、その電圧の絶対値がバリスタ41の臨界電圧を超えれば、バリスタ41が導通して雷サージを吸収する。

【0041】次に、サージ吸収回路の他の例を図6～図10に基づいて説明する。

【0042】図6において、42、44はダイオード、43、45はダイオード42、44に対しそれぞれバイアス電圧を与える回路である。FET40のゲートに45のバイアス電圧を超えた時（正確にはそのバイアス電圧にダイオード44の順方向降下電圧を加算した電圧を超えた時）ダイオード44が導通してFET40のゲート

トソース間を正の過電圧から保護する。また、ゲート電位が43のバイアス電圧よりさらに負電位となった時、ダイオード42が導通して、FET40のゲートソース間を負の過電圧から保護する。なお、バイアス電圧を発生する回路43、45をダイオードの直列回路で構成することができる。また、正常状態ではゲート電位は常に負電位であるため、バイアス電圧発生回路45は必須ではない。

【0043】図7において46、47はそれぞれツェナーダイオードであり、同図に示すように、逆方向に直列接続してFET40のゲートソース間に接続している。したがってゲート電位はツェナーダイオード46のツェナー電圧を超える正の過電圧が印加された時、ツェナーダイオード46が導通してFET40のゲートソース間を正の過電圧から保護する。また、ゲート電位がツェナーダイオード47のツェナー電圧を超える負の電圧が印加された時、ツェナーダイオード47が導通してFET40のゲートソース間を負の過電圧から保護する。

【0044】図8において48はツェナーダイオードである。ゲート電位がツェナーダイオード48の順方向降下電圧を超える正の電位となれば、ツェナーダイオード48がアノード→カソード方向に導通し、FET40のゲートソース間を正の過電圧から保護する。ゲート電位がツェナーダイオード48のツェナー電圧を超える負の電位となれば、ツェナーダイオード48がカソード→アノード方向に導通し、これによりFET40のゲートソース間を負の過電圧から保護する。

【0045】図9において49はバリスタ、50はツェナーダイオードである。FET40のゲート電位がツェナーダイオード50の順方向降下電圧を超える正の電位となった時、ツェナーダイオード50がアノード→カソード方向に導通し、FET40のゲートソース間を正の過電圧から保護する。ゲート電位がバリスタ49の臨界電圧を超える正の電位となった時、バリスタ49が導通する。これによりFET40とともにツェナーダイオード50を保護する。また、ゲート電位がツェナーダイオード50のツェナー電圧を超える負の電位となれば、ツェナーダイオード50はカソード→アノード方向に導通し、FET40のゲートソース間を負の過電圧から保護する。ゲート電位がさらに負電位となってバリスタ49の臨界電圧を超えれば、バリスタ49が導通して、FET40を保護するとともに、ツェナーダイオード50のツェナー電流を抑制して、ツェナーダイオード50を保護する。

【0046】図10において51はバリスタ、52はダイオード、53はダイオード52にバイアス電圧を与える回路である。FET40のゲート電位が53のバイアス電圧を超えた時ダイオード52が導通して、FET40のゲートソース間を正の過電圧から保護する。ゲート

ト電位がさらに高くなって、バリスタ51の臨界電圧を超えると、バリスタ51が導通する。これによりFET40を保護するとともに、ダイオード52の順方向電流を抑制してダイオード52も保護される。ゲート電位がバリスタ51の臨界電圧を超える負の電位となれば、バリスタ51が導通する。これによりFET40を保護するとともに、ダイオード52を耐圧破壊から保護する。

【0047】次に、増幅回路内にサージ吸収回路を設けるだけでなく、避雷器とアクティブフィルタ間にさらに別のサージ吸収回路を設けた例を第2の実施例として次に示す。

【0048】この発明の第2の実施例に係るフィルタ装置の構造を図11～図13に示す。

【0049】図11はケースの上部カバーを取り除いた状態での上面図、図12は信号入力コネクタ部分の部分斜視図である。

【0050】図11においてR1～R4はそれぞれシングルモードのTMモード誘電体フィルタユニット、F1～F4は帰還回路である。また、R5～R8はそれぞれデュアルモードのTMモード誘電体フィルタユニットであり、この4つのフィルタユニットによって8段のフィルタを構成し、全体で12段の帯域阻止フィルタ装置を構成している。これらの誘電体フィルタユニットはケース20内に設け、ケース20の左側面に信号入力コネクタ23および信号出力コネクタ22を取り付けている。

【0051】図12において、信号入力コネクタ23はN型コネクタであり、そのフランジ部裏面側に基板25を半田付けしている。基板25はたとえばガラスエポキシまたはガラス/PTFE基板であり、図における上面にアース電極G、GとストリップラインSを形成し、裏面にほぼ全面アース電極を形成している。図3に示すように、基板25はそのアース電極部分でコネクタ23に半田付けし、ストリップラインSの一端をコネクタ23の中心導体に半田付けしている。この基板上のストリップラインSとアース電極G間にはサージ吸収用素子27を半田付けしている。このサージ吸収用素子としては、高周波特性に優れたバリスタ等をチップ状に形成したものを用いる。基板25の裏面側アース電極には、たとえばSMA型コネクタを、そのフランジ部で半田付けするとともに、中心導体をストリップラインSの他端に半田付けしている。このように信号入力コネクタ23に基板25とコネクタ29を一体的に取り付けたものを図11に示したようにケース20の側面に取り付け、一段目のフィルタユニットに接続しているケーブルのコネクタを、図12に示したコネクタ29に接続している。信号出力コネクタ側についても同様に構成している。

【0052】図11および図12に示したフィルタ装置の等価回路図を図13に示す。図13において信号入力コネクタ23に雷サージが印加されて、印加電圧がサージ吸収用素子27の臨界電圧を超えた時、そのインピー

ダンスが急激に低下し、サージ電流11が流れる。これにより、信号伝送線を介してフィルタ装置内部へ侵入しようとする雷サージを吸収する。同様に、信号出力コネクタ22に雷サージが印加された時、サージ吸収用素子23にサージ電流12が流れて、信号伝送線を介してフィルタ装置内部へ侵入しようとするサージを吸収する。

【0053】次に、第3の実施例に係るフィルタ装置の構成を図14に示す。図14はケースの上部カバーを取り除いた状態での上面図である。図14において図11に示した構造のフィルタ装置と異なる点は、信号入力コネクタ23または信号出力コネクタ22側にサージ吸収回路を設けず、多段フィルタ回路の途中にサージ吸収回路を設けていることである。すなわち、図14において31はサージ吸収用素子、30はサージ吸収用素子31を設けるとともにコネクタを取り付けるための基板である。同図に示すようにR1～R4で示す多段アクティブフィルタとR5～R8で示す多段パッシブフィルタとの間に、ケーブルを介してサージ吸収回路を接続している。この構成により、信号出力コネクタ22から侵入したサージはサージ吸収用素子31に吸収される。したがってアクティブフィルタR1～R4がサージから保護される。

【0054】

【発明の効果】この発明のフィルタ装置によれば、避雷器によって、フィルタ装置の入力側および出力側において雷インパルス電流が吸収され、能動素子の近傍に設けたサージ吸収回路によって雷サージが吸収されるため、能動素子には、その最大定格を超えるような過電圧が印加されず、破壊から保護される。したがって、このフィルタ装置を無線基地局において使用した場合、たとえばアンテナからの直撃雷による雷サージや通信回線からの誘導雷による雷サージに対する耐性が飛躍的に高まり、能動素子の故障によるフィルタ特性の劣化が防止され、雷サージによる使用帯域におけるノイズレベルを十分に抑圧することができる。これにより通信システムの信頼性が大幅に向上する。

【図面の簡単な説明】

【図1】第1の実施例に係るフィルタ装置を適用した無線基地局の部分構成図である。

【図2】第1の実施例に係るフィルタ装置の構造を示す

上面図である。

【図3】第1の実施例に係るフィルタ装置の左側面図である。

【図4】第1の実施例に係るフィルタ装置の等価回路図である。

【図5】増幅回路におけるサージ吸収回路の回路図である。

【図6】増幅回路におけるサージ吸収回路の回路図である。

【図7】増幅回路におけるサージ吸収回路の回路図である。

【図8】増幅回路におけるサージ吸収回路の回路図である。

【図9】増幅回路におけるサージ吸収回路の回路図である。

【図10】増幅回路におけるサージ吸収回路の回路図である。

【図11】第2の実施例に係るフィルタ装置の構造を示す上面図である。

【図12】第2の実施例に係るフィルタ装置の信号入力コネクタ部分の構成を示す斜視図である。

【図13】第2の実施例に係るフィルタ装置の等価回路図である。

【図14】第3の実施例に係るフィルタ装置の構造を示す上面図である。

【符号の説明】

1-アンテナ

2-避雷器

3-デュプレクサ

4-帯域阻止フィルタ装置

5-受信装置

20-ケース

22-信号出力コネクタ

23-信号入力コネクタ

40-Nチャンネル型FET

41、49、51-バリスタ

42、44、52-ダイオード

43、45、53-バイアス回路

46、47、48、50-ツェナーダイオード

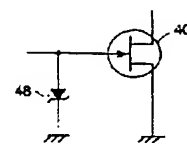
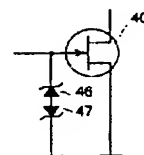
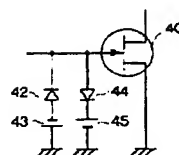
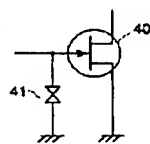
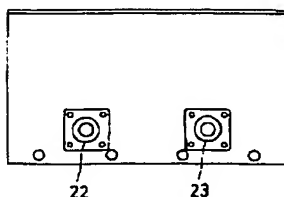
【図3】

【図5】

【図6】

【図7】

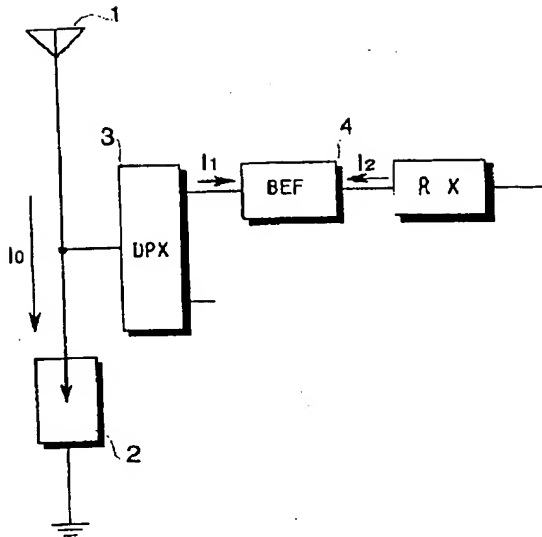
【図8】



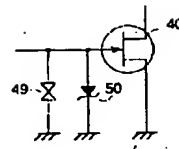
(7)

特開平6-14454

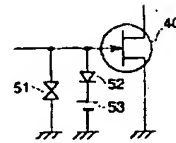
【図1】



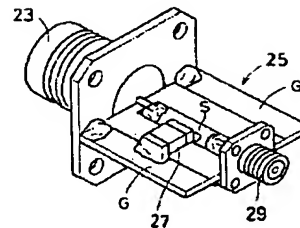
【図9】



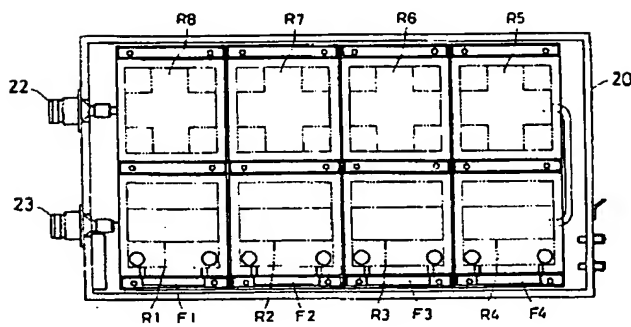
【図10】



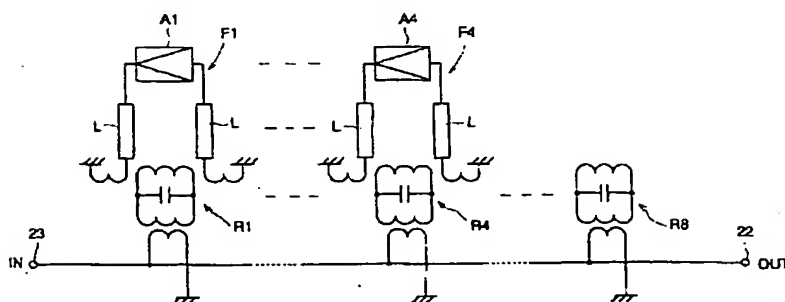
【図12】



【図2】



【図4】



BEST AVAILABLE COPY

特開平6-14454

The schematic diagram illustrates a multi-stage electronic circuit. It features a central horizontal signal path with three main stages. The input terminal is labeled 'IN' (pin 23) and the output terminal is labeled 'OUT' (pin 22). Each stage consists of a transformer-like component (labeled R1, R4, and R8 respectively) connected to the central path. Above each transformer is a diode bridge rectifier (labeled A1, A4, and A8 respectively), which is fed by a signal from a preceding stage (labeled F1, F4, and F8 respectively). The rectifiers are connected to the transformers via two vertical branches, each containing an inductor (labeled L). Ground connections are shown at various points along the circuit. At the input side, there is a switch or valve symbol labeled 27, and at the output side, there is a similar symbol labeled 26. The overall layout suggests a complex signal processing or power management system.

BEST AVAILABLE COPY

(9)

特開平6-14454

フロントページの続き

(72)発明者 石川 容平
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(72)発明者 服部 準
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 岡田 富哉
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内
(72)発明者 宮▲崎▼ 新一
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

THIS PAGE BLANK (USPTO)